

KOREAN PATENT ABSTRACTS

(11) Publication number: 1020020071660 A
(43) Date of publication of application: 13.09.2002

(21) Application number: 1020010011822

(71) Applicant:

SAMSUNG SDI CO., LTD.

(22) Date of filing: 07.03.2001

(72) Inventor:

JANG, GEUN HO

(30) Priority: ..

(51) Int. Cl H05B 33/10

(54) METHOD FOR MANUFACTURING ORGANIC ELECTRO-LUMINESCENCE DISPLAY DEVICE

(57) Abstract:

PURPOSE: A method for manufacturing an organic electro-luminescence display device is provided to improve the efficiency of a process and the yield of a product by forming a transparent electrode together with source and drain electrodes of TFT(Thin Film Transistor).

CONSTITUTION: In a first electrode forming process, a device electrode, source/drain electrodes of a switching TFT(200) and a driving TFT(210), and a lower electrode of a charging capacitor(220) are formed on an upper surface of a substrate(100). In a semiconductor layer forming process, a semiconductor layer is formed between the source and drain electrodes of the switching TFT(200) and the driving TFT(210). In an insulating layer forming process, an insulating layer is formed on the substrate(100). In a second electrode forming process, a switching gate electrode is formed on an upper portion of the semiconductor layer, an upper electrode of the capacitor(220) is formed on an upper portion of the lower electrode of the capacitor(220), and a driving gate electrode is formed. In a planar insulating layer forming process, a planar insulating layer is formed on the substrate(100).

copyright KIPO 2003

Legal Status

Date of request for an examination (20020620)

Notification date of refusal decision ()

Final disposal of an application (registration)

Date of final disposal of an application (20050509)

Patent registration number (1004957010000)

Date of registration (20050607)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent ()

Number of trial against decision to refuse (2005101001575)

Date of requesting trial against decision to refuse (20050317)

Date of extinction of right ()

특2002-0071660

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H05B 33/10

(11) 공개번호 특2002-0071660
(43) 공개일자 2002년09월13일

(21) 출원번호 10-2001-0011822
(22) 출원일자 2001년03월07일
(71) 출원인 삼성에스디아이 주식회사
경기 수원시 팔달구 신동 575번지
(72) 발명자 장근호
서울특별시 용산구 이촌동 우성아파트 101-2006
(74) 대리인 박상수

설사첨구 : 있음

(54) 유기 전계 발광 표시장치의 제조방법

요약

본 발명은 유기 전계 발광표시장치의 제조방법에 관한 것으로, 본 발명에 따른 유기 전계 발광표시장치의 제조방법은, 기판의 상부면에 투명전극과, 스위칭 TFT와 구동 TFT의 소오스/드레인 전극과, 충전용 커페시터의 하부전극과, 화소전극을 형성하는 제 1전극 형성단계와; 스위칭 TFT와 구동 TFT의 소오스 전극과 드레인 전극 사이에 반도체층을 형성하는 반도체층 형성단계와; 기판 상에 커페시터의 하부전극과 화소영역의 소정 부위가 노출되도록 절연막을 형성하는 절연막 형성단계와; 절연막의 스위칭 TFT의 반도체층 상부에 게이트 전극을 형성하고, 커페시터의 하부전극 상부에 커페시터의 상부전극을 형성하며, 커페시터의 하부전극과 접하되 구동 TFT의 반도체층 상부로 연장 형성된 게이트 전극이 형성되도록 하는 제 2전극 형성 단계와; 제 2전극 형성 단계 후 투명전극이 노출되도록 하며 기판 위로 평탄화 절연막을 형성하는 평탄화 절연막 형성 단계로 된 것으로, 이러한 본 발명에 따른 유기 전계 발광표시장치의 제조방법은 투명전극과 TFT의 소오스 전극과 드레인 전극을 최초에 함께 형성시키도록 하여 종래에 비하여 공정 상에 필요한 마스크의 사용개수를 줄여 공정효율을 보다 향상시킬 수 있고 이로 인한 제품의 제조원가를 절감하고 제품 수율을 향상시킬 수 있도록 하는 효과가 있다.

대표도

도7

형세서

도면의 간단한 설명

도 1은 본 발명에 따른 유기 전계 발광 표시장치에서 하나의 픽셀을 도시한 평면도이다.

도 2는 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 첫 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

도 3은 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 두 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

도 4는 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 세 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

도 5는 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 네 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

도 6은 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 다섯 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

도 7은 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에서 여섯 번째 마스크를 사용한 공정상태를 도시한 단면도이다.

**도면의 주요부분에 대한 부호의 설명*

100...기판

110...신호선들

200...스위칭 TFT

- 210...구동 TFT
- 220...커패시터
- 250...제 1제어용 TFT
- 260...제 2제어용 TFT

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시장치의 제조방법에 관한 것으로, 더욱 상세하게는 마스크 수를 줄임으로써 제품의 제조원가를 줄이고, 제품 수율을 보다 향상시킬 수 있도록 한 유기 전계 발광 표시장치의 제조방법에 관한 것이다.

근래에 유기 전계 발광 장치는 LCD나 CRT를 대신하여 평판 표시장치로 주목받고 있다. 이 유기 전계 발광 장치는 동일한 화면 크기를 갖는 CRT에 비하여 그 두께, 무게, 및 소비전력이 월등히 작고, 또한 LCD에 필요한 백라이트 어셈블리가 필요 없기 때문에 LCD에 비하여 장치의 경량화와 박형화가 가능하며, 시야각에도 제한이 없는 이점이 있다.

이 유기 전계 발광장치에 적용되고 있는 구동방식은 크게 패시브 매트릭스(passive matrix)와 액티브 매트릭스(active matrix)의 두 가지로 분류가 되는데 패시브 매트릭스는 캐소드와 애노드를 각각 그의 패턴들이 서로 직교하도록 병렬 배열되는 구조로 구현한 것이고, 액티브 매트릭스는 스위칭 소자를 TFT의 형태로 구현한 것이다.

그런데, 패시브 매트릭스로 풀컬러를 구현하기 위해서는 전류밀도의 증가에 의한 소비전력의 증가와 발광 효율의 감소, 낮은 구동전압에 기인한 높은 전류밀도 등의 기술적인 장해 요인이 있기 때문에 근래에 이러한 문제를 극복하기 위해서 낮은 전류밀도에서 고효율의 발광이 가능한 액티브 매트릭스 구조를 활용하는 방안이 대두되고 있다.

그리고 이 액티브 매트릭스 방식 가운데서도 기존의 LCD에서 사용중인 높은 전기저항을 띠는 비정질 실리콘 TFT 보다는 고온에서 불안정한 유기박막에 큰 영향을 주지 않는, 저항이 낮고 저온에서 유리 기판 상에 직접 형성이 가능한 저온 폴리 실리콘 TFT를 적용한 것이 개발되고 있다.

종래의 액티브 매트릭스 방식의 유기 전계 발광 표시장치는 코프라나(coplanar) CMOS TFT 형태로 개발되고 있는데, 이 구조는 그 제조공정에서 TFT의 게이트를 먼저 형성하고, 이후 소오스/드레인 전극을 형성한 후 핵소의 핵소전극을 형성하는 공정을 거치도록 되어 있다.

이러한 코프라나 CMOS TFT 형태의 유기 전계 발광표시장치는 TFT의 소오스/드레인 전극과 핵소전극의 형성이 별도로 구현됨으로써 제품의 제조공정에서 대략 8개의 마스크가 필요하게 된다. 그러므로 많은 수의 마스크 사용공정으로 유기 전계 발광 표시장치의 제조공정을 줄이는 데 한계가 있으며, 이에 따른 제품의 제조원가를 적절히 절감시키지 못하고, 또한 복잡한 제조공정으로 제품의 수율이 떨어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 문제점을 해결하기 위한 것으로, 본 발명의 목적은 TFT의 소오스/드레인 전극과 핵소의 핵소전극을 함께 형성될 수 있도록 하여 제품의 제조원가의 절감과 제품의 수율을 보다 향상시킬 수 있도록 한 유기 전계발광 표시장치의 제조방법을 제공하기 위한 것이다.

발명의 구성 및 작용

전술한 목적을 달성하기 위한 본 발명에 따른 유기 전계 발광 표시장치의 제조방법은 기판의 상부면에 소자전극과, 스위칭 TFT와 구동 TFT의 소오스/드레인 전극과, 충전용 커패시터의 하부전극을 형성하는 제 1전극 형성단계와; 상기 스위칭 TFT와 상기 구동 TFT의 소오스 전극과 드레인 전극 사이에 반도체층을 형성하는 반도체층 형성단계와; 상기 기판 상에 상기 커패시터의 하부전극과 상기 소자전극의 소정 부위가 노출되도록 절연막을 형성하는 절연막 형성단계와; 상기 절연막의 상기 스위칭 TFT의 상기 반도체층 상부에 스위칭 게이트 전극을 형성하고, 상기 커패시터의 하부전극 상부에 상기 커패시터의 상부전극을 형성하며, 상기 커패시터의 하부전극과 접하되 상기 구동 TFT의 반도체층 상부로 연결 형성된 구동 게이트 전극이 형성되도록 하는 제 2전극 형성단계와; 상기 제 2전극 형성단계 후 상기 소자전극이 노출되도록 하며 상기 기판 상으로 평탄화 절연막을 형성하는 평탄화 절연막 형성단계로 된 것이다.

여기서 상기 기판에는 구동 신호 및 전류가 인가되는 신호선들과 상기 신호선들을 제어하는 제 1제어용 TFT와 제 2제어용 TFT가 포함된다.

그리고 바람직하게 상기 제 1전극 형성단계는 제 1제어용 TFT와 제 2제어용 TFT의 소오스/드레인 전극을 형성하는 것을 포함한다.

또한, 상기 반도체층 형성단계는 상기 제 1제어용 TFT와 상기 제 2제어용 TFT의 소오스 전극과 드레인 전극 사이에 상기 제 1제어용 TFT 측 반도체층과 상기 제 2제어용 TFT 측 반도체층을 함께 형성한다.

또한, 상기 절연막 형성단계는 상기 제 1제어용 TFT와 상기 제 2제어용 TFT의 인접부분과 상기 제 1TFT와 상기 제 2TFT의 반도체층 형성부분 상측에 절연막을 형성한다.

또한, 상기 제 2전극 형성단계는 상기 제 1제어용 TFT와 제 2제어용 TFT의 노출된 소오스/드레인 전극부분을 상기 신호선들과 연결하고, 상기 제 1제어용 TFT의 반도체층 상측의 절연막에 제 1제어용 TFT의 게이트 전극을 형성하도록 한다.

또한, 상기 제 2전극 형성단계에서 상기 스위칭 TFT와 상기 구동 TFT, 그리고 상기 제 1제어용 TFT에 대한 도핑 공정을 수행한다.

또한, 상기 제 2전극 형성단계와 상기 평탄화막 형성단계 사이에는 상기 제 2제어용 TFT의 게이트 전극을 형성하는 제 2제어용 TFT 게이트 전극 형성단계가 포함된다.

그리고 상기 제 2제어용 TFT 게이트 전극 형성단계에서는 상기 제 2제어용 TFT에 대한 도핑 공정을 수행하는 것을 특징으로 한다.

이하에서는 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에 대한 하나의 바람직한 실시예를 도면을 참조하여 상세히 설명하기로 한다.

본 발명에 따른 유기 전계 발광 표시장치는 도 1에 도시된 바와 같이 크게 빛을 투과시키는 기판(100)과, 기판(100)의 상부면에 매트릭스 형태로 배열되는 복수개의 신호선들(110)과, 신호선들(110)의 교차영역에 각각 형성되는 화소(120), 그리고 각 화소(120)들의 구동을 위하여 신호선들(110)로 제공되는 신호를 제어하는 제어부(미도시)로 구성된다.

여기서 신호선들(110)은 데이터 전임을 인가하는 데이터선(111)과, 각 데이터선(111)에 인접하여 데이터선(111)과 평행하게 형성되고, 유기 전계 발광 표시장치가 구동하는 동안에 항상 전원이 인가되는 전원인가선(112) 및 데이터선(111)과 전원인가선(112)에 수직으로 교차하며 후술할 TFT(200)(210)에 온/오프 신호를 인가하는 게이트선(113)으로 구성된다.

그리고 데이터선(111)과 전원인가선(112) 및 게이트선(113)의 교차영역에 형성되는 각 화소(120)의 내부에는 2개의 TFT(200)(210)와 충전용 커패시터(220) 및 빛을 자체적으로 발산하는 유기 전계 발광 소자(130)로 구성된다. 그리고 제어부(미도시)에는 이들 신호선들(110)의 제어를 위하여 도 7에 도시된 바와 같은 다수의 제어용 TFT(250)(260)가 구현된다.

한편, 각 화소(120)에 마련된 두 개의 TFT(200)(210) 중 게이트선(113)들과 인접하여 형성되는 것은 스위칭 TFT(200)인데, 이것은 유기 전계 발광 표시장치가 한 프레임 동안 그 화상을 유지할 수 있도록 하는 충전용 커패시터(220)를 채우는 부분이다.

그리고 두 번째 TFT(210)는 충전용 커패시터(220)의 하부에 형성되는 구동용 TFT(210)로써 이것은 유기 전계 발광 소자(130)를 구동시키는 전류를 공급하는 부분이다.

이하에서는 도 5를 참조하여 본 발명에 따른 유기 전계 발광 표시장치의 단면 구성을 설명하기로 한다.

화소(120)에는 유기물 소자(121)와 두 개의 TFT(200)(210) 그리고 커패시터(220)가 마련된다. 먼저 기판(100) 상에 유기물 소자(121)의 소자전극(130)이 형성되고, 그 위로 TFT(200)(210)의 소오스 전극(201)(211)과 드레인 전극(202)(212)이 형성되어 각각의 TFT(200)(210)의 형성부분에 폴리 실리콘으로 된 반도체층(203)(213)이 형성된다.

그리고 그 위로 게이트 절연막이 형성되며, 게이트 절연막 위로 게이트 전극(204)(214)이 형성되고, 그 다음 평탄화 절연막(240)이 형성되어 있다.

커패시터(220)는 기판(100) 상에 형성되되 스위칭 TFT(200)와 일측단이 연결되어 구동용 TFT(210)와 컨택홀(150)에 의하여 연결되어 있는 하부전극(222)과 하부전극(222)의 상측에 형성된 유전층(223) 그리고 유전층(223)의 상측에 형성된 상부전극(221)으로 구현된다.

한편, 제어영역에는 두 개의 제어용 TFT(250)(260)가 형성된다. 이 제어용 TFT(250)(260)는 기판(100) 상에 함께 형성된 것인데, 본 발명의 예시된 도면에서 CMOS TFT(250)(260)를 하나의 예로써 설명하고 있다.

이 제어용 TFT(250)(260)는 화소(120) 외측에 별도의 형성 영역에 마련될 수 있고, 내지는 선택적으로 1개 내지는 두 개가 화소(120)에 포함되어 형성될 수 있을 것이다. 이것은 게이트선(113), 데이터선(111), 또는 전원인가선(112)에 접속되어 이들에 대한 신호와 전류의 제어를 위하여 사용된다.

이러한 제어용 TFT(250)(260)는 기판(100) 상에 형성된 소오스 전극(251)(261)과 드레인 전극(252)(262)을 구비하고, 이 소오스(251)(261) 전극과 드레인 전극(252)(262) 사이에 반도체층(253)(263)이 형성된다.

그리고 반도체층(253)(263) 상부로 게이트 절연막(255)(265)이 형성되며 게이트 절연막(255)(265) 위에 게이트 전극(254)(264)이 형성된다. 또한 게이트 전극(254)(264) 상에 평탄화막(240)이 형성되어 있다. 또한 각각의 소오스 전극(251)(261)과 게이트 전극(252)(262)에는 신호선들(110)과 연결되는 컨택홀(151)(152)(153)(154)이 형성되어 있다.

이하에서는 이와 같이 구성된 본 발명에 따른 유기 전계 발광 표시장치의 제조방법에 대하여 도면을 참조하여 보다 상세히 설명하기로 하되, 하나의 단위 공정은 하나의 마스크로 수행되는 공정이다. 여기서 사용되는 마스크는 모두 6개가 사용된다. 따라서 이하에서는 각 마스크에 따른 공정상태를 구분하여 설명하기로 한다.

첫 번째 마스크 공정.

첫 번째 마스크 공정은 제 1전극 형성단계로서 도 1에 도시되어 있다. 이 공정은 먼저 기판(100)의 상부면에 기판(100)에서 발생되는 나이트륨 이온과 같은 불순물들이 반도체층(203)(213)(253)(263)으로 유입되는 것을 차단할 수 있도록 SiO_2 물질 등으로 된 버퍼층(미도시)을 형성한 후 기판에 ITO 또는 IZO로 된 투명 금속층을 증착한다.

그리고 계속해서 투명 금속층 상에 텅스텐, 또는 몰디브텐 등의 금속으로 된 금속층을 증착한다. 투명 금

속층과 금속층을 증착한 다음 첫 번째 마스크를 사용하여 스위칭 TFT(200)의 소오스 전극(201)과 드레인 전극(202) 그리고 커패시터(220)의 하부전극(222) 및 구동 TFT(210)의 소오스 전극(211)과 드레인 전극(212) 그리고 소자(130)의 화소전극(131) 및 제 1제어용 TFT(250)와 제 2제어용 TFT(260)의 소오스 전극(251)(261)과 드레인 전극(252)(262)을 패터닝한다.

두 번째 마스크 공정.

두 번째 마스크 공정은 반도체층 형성단계이다. 이 반도체층 형성단계는 도 3에 도시된 바와 같이 기판(100) 상에 비정질 실리콘을 증착한 후 결정화하여 폴리 실리콘으로 형성한 다음 두 번째 마스크를 사용하여 각각의 TFT(200)(210)(250)(260) 사이의 소오스 전극(201)(211)(251)(261)과 드레인 전극(202)(212)(252)(262) 사이에만 폴리 실리콘이 형성되도록 패터닝하여 TFT(200)(210)(250)(260)의 반도체층(203)(213)(253)(263)이 형성되도록 한다.

세 번째 마스크 공정.

세 번째 마스크 공정은 절연막 형성단계이다. 이 절연막 형성단계는 도 4에 도시된 바와 같이 기판(100) 상에 절연막으로서 산화막을 증착한 후 세 번째 마스크로 산화막을 삭각하여 구동 TFT(210) 측과 화소전극(130) 및 제 1제어용 TFT(250)의 소오스 전극(251)과 드레인 전극(252), 그리고 제 2제어용 TFT(260)의 소오스 전극(261)과 드레인 전극(262)에 각각 컨택홀(150)(151)(152)(153)(154)을 형성한다.

이에 따라 각각의 TFT(200)(210)(250)(260)가 형성된 반도체층(203)(213)(253)(263) 상부의 산화막은 게이트 절연막(205)(215)(255)(265)이 되고, 커패시터(220)의 하부전극(222)이 형성된 부분의 산화막은 유전층(223)이 된다.

네 번째 마스크 공정.

네 번째 마스크 공정은 제 2전극 형성단계이다. 이 제 2전극 형성단계는 도 5에 도시된 바와 같이 컨택홀(150)(151)(152)(153)(154)을 포함한 기판(100) 상에 컨택홀(150)(151)(152)(153)(154)이 채워지도록 금속층을 증착한 다음 네 번째 마스크로 금속층을 패터닝하여 스위칭 TFT(200)의 반도체층(203)의 상측에 게이트 전극(204)과, 커패시터(220)의 하부전극(222) 상부에 커패시터(220)의 상부전극(221)을 형성함과 동시에 구동 TFT(210)의 게이트 전극(214)을 패터닝하는데, 구동 TFT(210)의 게이트 전극(214)은 컨택홀(150)을 통해 커패시터(220)의 하부전극(222)과 연결되도록 형성된다.

그리고 제 2영역 측 컨택홀(151)(152)을 통해 제 1제어용 TFT(250)의 소오스 전극(251)과 컨택되는 신호선들(110)과 반도체층(253) 상부에 제 1제어용 TFT(250)의 게이트 전극(254)을 형성하고, 동시에 제 2제어용 TFT(260)의 컨택홀(153)(154)과 그 상측 전체에 금속층을 형성한다. 이때, 제 2제어용 TFT(260) 상부의 금속층은 후술할 제 1제어용 TFT(250)의 소오스/드레인 영역을 위한 이온주입 공정시 마스크로서 작용한다.

이후 고농도 p형 불순물을 이온 주입하여 스위칭 TFT(200)와 구동 TFT(210) 그리고 제 1제어용 TFT(250)의 소오스 영역(203a)(213a)(253a)과 드레인 영역(203b)(213b)(253b)을 형성한다.

여기서 도 5에는 도시되지 않았지만 이 구동 TFT(210)는 컨택홀(150)을 통하여 커패시터(220)와 연결되어 있다. 따라서 이온 주입시 이 구동 TFT(210)의 반도체층(213)으로도 고농도 p형 불순물이 도핑되어 구동 TFT(210)의 소오스 영역(213a)과 드레인 영역(213b)이 형성되어 진다.

다섯 번째 마스크 공정.

다섯 번째 마스크 공정은 제 2제어 게이트 전극 형성단계이다. 이 제 2제어 게이트 전극 형성단계는 도 6에 도시된 바와 같이 기판(100) 상에 제 5마스크(140)를 형성한다. 이 제 5마스크(140)를 이용하여 제 2제어용 TFT(260)의 반도체층(263) 상부에 게이트 전극(264)을 형성한 다음, 제 5마스크(140)로 제 1제어용 TFT(250)와 다른 도전형, 즉 고농도 n형 불순물을 이온 주입하여 제 2제어용 TFT(260)의 소오스/드레인 영역을 형성한다.

상기, 네 번째 마스크 공정은 제어용 TFT(250)(260)를 CMOS TFT로 스위칭 TFT(200)와 구동TFT(210)를 동일 기판 상에 동시에 구현할 때 필요한 마스크 공정이다. 따라서 제어용 TFT(250)(260)를 p형 TFT로만 구현하는 경우에는 다섯 번째 마스크 공정은 필요 없으며, n형 TFT로만 구현하는 경우에는 네 번째 마스크 공정은 필요 없다.

또한 제어용 TFT(250)(260)를 스위칭 TFT(200) 및 구동 TFT(210)와 동일기판 상에 구현하지 않는 경우에는 네 번째 마스크 공정과 다섯 번째 마스크 공정은 필요 없다. 즉 이들 제어용 TFT(250)(260)를 기판(100)에 함께 형성하는 것은 본 발명의 필수적인 요소가 아니고, 본 발명의 가장 바람직한 실시예의 한 형태이다.

여섯 번째 마스크 공정.

여섯 번째 마스크 공정은 평탄화 절연막 형성단계이다. 이 평탄화 절연막 형성단계는 도 7에 도시된 바와 같이 아크릴 등으로 된 평탄화 절연물질을 기판(100) 전체에 증착한 후 여섯 번째 마스크를 사용하여 화소전극(130)만이 노출되도록 평탄화 절연막(240)을 삭각한다.

이러한 여섯 번의 마스크 공정이 수행되면 네 개의 TFT(200)(210)(250)(260)와 소자(130)의 소자전극(131)의 형성이 완료된다. 이후에는 이 소자(130)에 전자수송층을 증착하고, 계속해서 특경 물질로 된 유기물층을 증착하며 유기물층 위로 전공수송층을 증착한 후 다음으로 상부전극을 증착함으로써 소자(120)의 형성 공정이 완료되게 된다.

전술한 바와 같이 본 발명에 다른 유기 전계 발광 표시장치의 제조방법은 화소전극(131)과 각 TFT의 소오스 전극(201)(211)(251)(261) 및 드레인 전극(202)(212)(252)(262)을 최초에 함께 형성시킨다. 이로 인해 종래와 같이 화소전극(131)이 후 공정에서 수행하는 것보다 마스크의 사용개수의 포토리소그라피 공정을 적어도 1개에서 2개 이상 줄일 수 있다.

따라서 기본적으로 유기 전계 발광표시장치의 제조방법에서 화소전극과 TFT의 소오스 전극과 드레인 전극을 최초에 함께 형성하도록 한 다른 모든 실시방법은 본 발명의 기술적 범주에 포함된다고 보아야 한다.

발명의 효과

기술한 바와 같은 본 발명에 따른 유기 전계 발광표시장치의 제조방법은 투명전극과 TFT의 소오스 전극과 드레인 전극을 최초에 함께 형성시키도록 하여 종래에 비하여 공정 상에 필요한 마스크의 사용개수를 줄여 공정효율을 보다 향상시킬 수 있도록 하고, 이로 인한 제품의 제조원가를 절감하고 제품 수율을 향상시킬 수 있도록 하는 효과가 있다.

(57) 청구의 범위

청구항 1

기판의 상부면에 소자전극과, 스위칭 TFT와 구동 TFT의 소오스/드레인 전극과, 충전용 커패시터의 하부전극을 형성하는 제 1전극 형성단계와;

상기 스위칭 TFT와 상기 구동 TFT의 소오스 전극과 드레인 전극 사이에 반도체층을 형성하는 반도체층 형성단계와;

상기 기판 상에 상기 커패시터의 하부전극과 상기 소자전극의 소정 부위가 노출되도록 절연막을 형성하는 절연막 형성단계와;

상기 절연막의 상기 스위칭 TFT의 상기 반도체층 상부에 스위칭 게이트 전극을 형성하고, 상기 커패시터의 하부전극 상부에 상기 커패시터의 상부전극을 형성하며, 상기 커패시터의 하부전극과 접하되 상기 구동 TFT의 반도체층 상부로 연장 형성된 구동 게이트 전극이 형성되도록 하는 제 2전극 형성단계와;

상기 제 2전극 형성단계 후 상기 소자전극이 노출되도록 하며 상기 기판 상으로 평탄화 절연막을 형성하는 평탄화 절연막 형성단계로 된 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 2

제 1항에 있어서, 상기 기판에는 구동 신호 및 전류가 인가되는 신호선들과 상기 신호선들을 제어하는 제 1제어용 TFT와 제 2제어용 TFT가 포함된 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 3

제 2항에 있어서, 상기 제 1전극 형성단계는 제 1제어용 TFT와 제 2제어용 TFT의 소오스/드레인 전극을 형성하는 것을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 4.

제 3항에 있어서, 상기 반도체층 형성단계는 상기 제 1제어용 TFT와 상기 제 2제어용 TFT의 소오스 전극과 드레인 전극 사이에 상기 제 1제어용 TFT측 반도체층과 상기 제 2제어용 TFT측 반도체층을 함께 형성하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 5

제 4항에 있어서, 상기 절연막 형성단계는 상기 제 1제어용 TFT와 상기 제 2제어용 TFT의 인접부분과 상기 제 1TFT와 상기 제 2TFT의 반도체층 형성부분 상측에 절연막을 형성하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 6

제 5항에 있어서, 상기 제 2전극 형성단계는 상기 제 1제어용 TFT와 제 2제어용 TFT의 노출된 소오스/드레인 전극부분을 상기 신호선들과 연결하고, 상기 제 1제어용 TFT의 반도체층 상측의 절연막에 제 1제어용 TFT의 게이트 전극을 형성하도록 한 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 7

제 6항에 있어서, 상기 제 2전극 형성단계에서 상기 스위칭 TFT와 상기 구동 TFT, 그리고 상기 제 1제어용 TFT에 대한 도핑공정을 수행하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 8

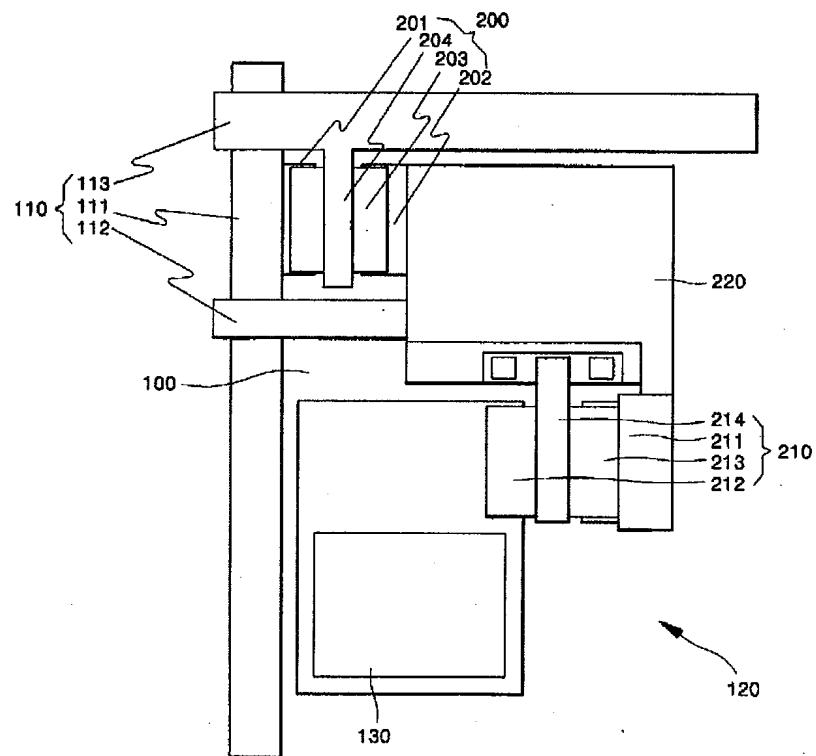
제 6항 내지는 제 7항 중의 어느 한 항에 있어서, 상기 제 2전극 형성단계와 상기 평탄화막 형성단계 사이에는 상기 제 2제어용 TFT의 게이트 전극을 형성하는 제 2제어용 TFT 게이트 전극 형성단계가 포함된 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

청구항 9

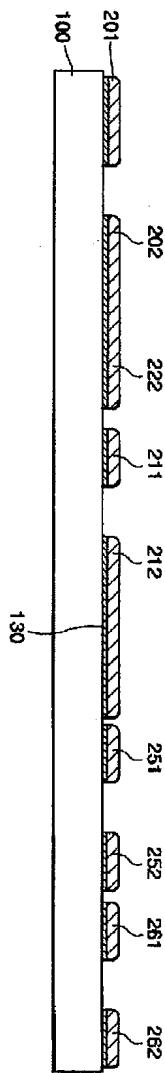
제 8항에 있어서, 상기 제 2제어용 TFT 게이트 전극 형성단계에서는 상기 제 2제어용 TFT에 대한 도핑공정을 수행하는 것을 특징으로 하는 유기 전계 발광 표시장치의 제조방법.

도면

도면1



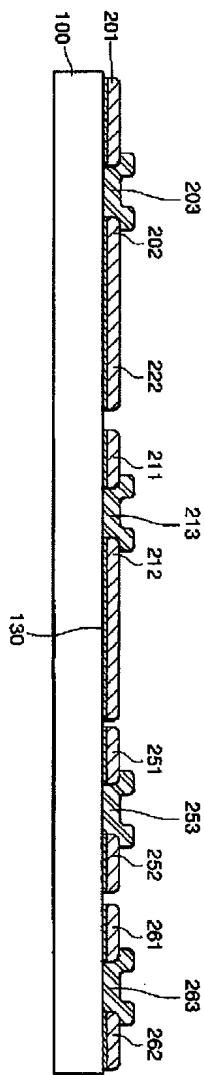
도면2



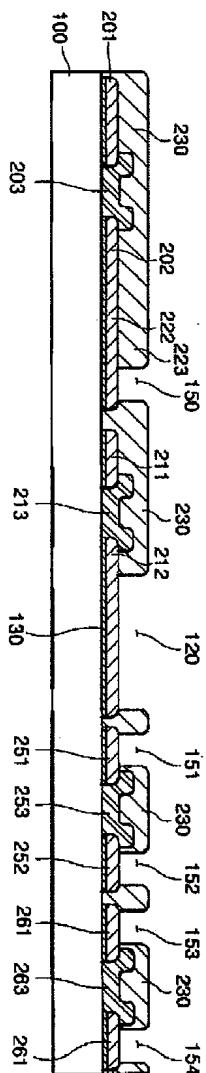
12-7

12-7

도면3



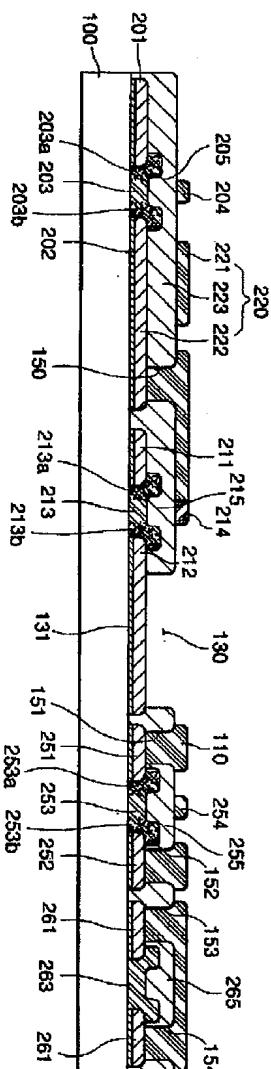
도면4



12-9

12-9

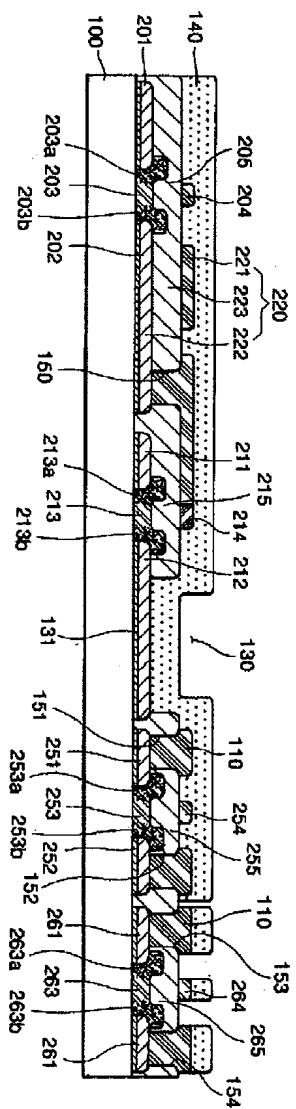
도면5



12-10

12-10

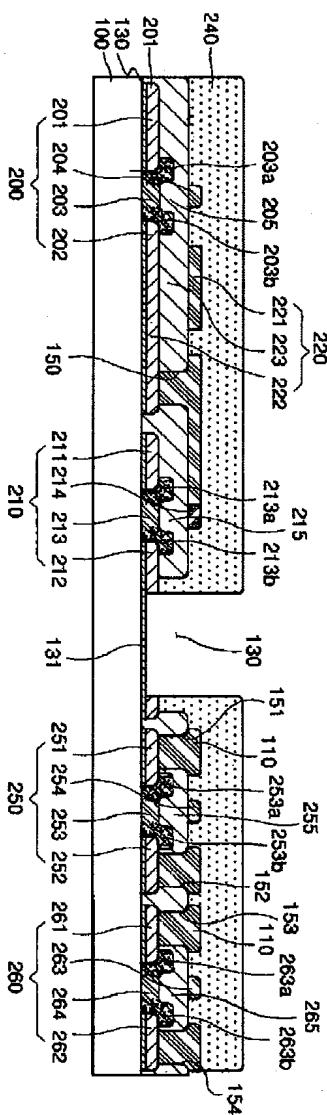
도면6



12-11

12-11

47



12-12

12-12